

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-199480

(43)Date of publication of application : 31.07.1997

(51)Int.Cl.

H01L 21/3065

H01L 21/28

H01L 21/3213

(21)Application number : 08-008985

(71)Applicant : SONY CORP

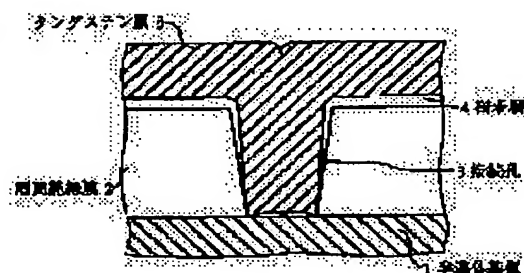
(22)Date of filing : 23.01.1996

(72)Inventor : SAITOU KASUMI

(54) METHOD OF MANUFACTURING SEMICONDUCTOR DEVICE INCLUDING STEP OF FORMING CONNECTING HOLE**(57)Abstract:**

PROBLEM TO BE SOLVED: To suppress the causing of a plug loss in a tungsten structure for facilitating the control of etching rate by using an etching gas comprising chlorine gas blended with oxygen gas in order to dry etching a tungsten film.

SOLUTION: An interlayer insulating film 2 is formed on a semiconductor substrate 1. Next, a connecting hole is made in this insulating film 2 using resist patterning technology and etching technology. Later, an adhesive layer comprising a titanium layer and titanium nitride layer is formed on the whole surface of the semiconductor substrate 1, furthermore, a tungsten layer 5 is deposited by blanket CVD process. At this time, as for the etching step in the first stage of the tungsten film 5, an etching gas of chlorine gas blended with oxygen gas is used up to the level near the boundary surface of the titanium layer. Finally, as for the etching step of residual tungsten film 5, the second stage etching step is performed using chlorine gas adding no chlorine gas at all as for the etching gas.

**LEGAL STATUS**

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (J.P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-199480

(43)公開日 平成9年(1997)7月31日

(51)Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L	21/3065		H 0 1 L 21/302	L
	21/28		21/28	F
	21/3213		21/88	D

審査請求 未請求 請求項の数4 O L (全 8 頁)

(21)出願番号 特願平8-8985

(22)出願日 平成8年(1996)1月23日

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 齊藤 かすみ

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(74)代理人 弁理士 高月 亨

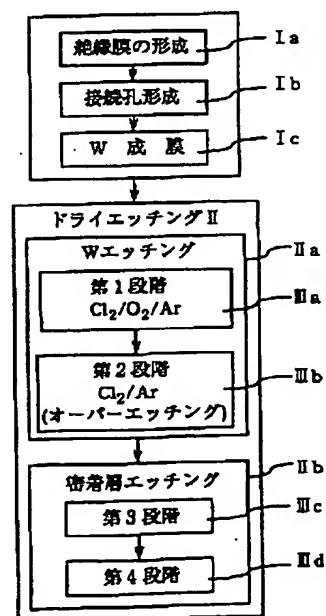
(54)【発明の名称】 接続孔の形成工程を有する半導体装置の製造方法

(57)【要約】

【目的】 ①Wプラグ構造における「プラグロス」の発生を抑え、信頼性の高い接続構造をもつ構造が容易に得られ、エッチング速度制御が容易で、装置の簡略化や延命化を図り得、Ti系材料で密着層を形成した場合も、W膜と密着層とで大幅にエッチングガス成分を変える必要のない半導体装置の製造方法の提供。

【構成】 半導体基板上に設けられた絶縁膜に接続孔を形成する工程I bと、W膜の成膜工程I cと、W膜をドライエッチングして接続孔に埋め込みプラグを形成する工程を備え、W膜エッチングの工程I I aでは、塩素ガスに酸素ガスを添加したエッチングガスを用いる工程I I I a、Wのオーバーエッチングの工程I I I bを行う。

実施の形態例1の工程



【特許請求の範囲】

【請求項1】半導体基板上に設けられた絶縁膜に接続孔を形成する工程と、
タングステン膜を成膜する工程と、
タングステン膜をドライエッチングして接続孔に埋め込みプラグを形成する工程を備え、
前記タングステン膜をドライエッチングする工程においては、塩素ガスに酸素ガスを添加したエッチングガスを用いるエッチング段階を有することを特徴とする接続孔の形成工程を有する半導体装置の製造方法。

【請求項2】半導体基板上に設けられた絶縁膜に接続孔を形成した後、チタン系材料により密着層を形成後、タングステン膜を成膜する工程を行うとともに、タングステン膜のドライエッチング及び密着層のドライエッチングを、塩素ガスをエッチャント成分として含むエッチングガスを用いることを特徴とする請求項1に記載の接続孔の形成工程を有する半導体装置の製造方法。

【請求項3】前記タングステン膜をドライエッチングする工程においては、塩素ガスに添加する酸素ガスの量を制御して、エッチング速度を高めるとともに、エッチング装置のパワーを抑える構成としたことを特徴とする請求項1に記載の接続孔の形成工程を有する半導体装置の製造方法。

【請求項4】タングステン膜のドライエッチング及び密着層のドライエッチングを塩素ガスをエッチャント主成分として含むエッチングガスを用いて連続して行うとともに、タングステン膜のエッチング工程において塩素ガスに酸素ガスを添加したエッチングガスを用い、タングステン残膜のエッチング工程及び密着層のエッチング工程において酸素ガスを含まない塩素ガスをエッチャント主成分として含むエッチングガスを用いてエッチングを行うことを特徴とする請求項2に記載の接続孔の形成工程を有する半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、接続孔の形成工程を有する半導体装置の製造方法に関する。本発明は、接続孔を形成する工程を有する各種半導体装置製造の分野で利用することができる。

【0002】

【従来の技術】VLSI、ULSI等に見られるように、半導体装置はその微細化が進んでいる。このような半導体装置の微細化、集積化が進展するに伴い、その配線構造にも、微細化が要請されるに至っている。従来より、上部と下部との被接続部については、半導体基板上に設けられた絶縁膜に形成した接続孔により両者の接続をとることが行われている。例えば、半導体基板の拡散層等や半導体基板上の下部導体配線と、上部配線とを接続するために、かかる接続孔による接続が採用されている。このような配線構造は、多層配線構造と称されてお

り、高集積化の有効な手段とされている。

【0003】ところがこのような配線の多層化により、接続孔（上部配線と下部配線との接続をとる接続孔、また、上部配線と半導体基板の拡散層等の素子領域等との接続をとる接続孔等）のアスペクト比（開口径に対する深さの比）は、上記した半導体装置の高集積化に伴い、ますます増大している。アスペクト比の増大により、例えばスパッタリング法による上部配線の形成はそのカバレージ（被覆性能）は低下し、これによる接続不良（例えば、上部配線と半導体基板の拡散層等との接続の不良）が問題となる。

【0004】そこで、接続孔内にタングステン等の導体材料を埋め込んで接続をとる技術が採用されている。一般にこの手法では、タングステン等の導体材料をCVD法等により成膜し、接続孔に導体材料を埋め込むようにする。接続孔に導体材料を埋め込んで接続をとる構造は、埋め込みプラグと言われている。このような埋め込み技術の中でも、接続孔を有する基板の全面（もしくは接続孔の少なくとも周辺を含む面）にタングステン等の導体材料を析出させて成膜し、エッチングにより接続孔にのみ（あるいはその他必要な個所にのみ）タングステン等の導体材料を残して埋め込みを行う技術が有用である。この場合の成膜手段として、タングステンについては、ブランケットCVD法が好ましく採用されている。

【0005】ブランケットタングステンCVD法を用いた埋め込みプラグ形成の従来例について図面を参照して説明し、かつその問題点を説明すると、次のとおりである。図2に示すように、半導体基板1（例えば代表的にはシリコン基板）上に二酸化シリコン等の酸化膜等により層間絶縁膜2を形成し、この絶縁膜2にフォトリソグラフィ工程によるレジストパターンニング技術及びエッチング技術等により、接続孔3を設け、その後、該半導体基板1全面に密着層4を、例えばチタン層及び窒化チタン層からスパッタリング法等により成膜し、更に、タングステン膜5を、ブランケットCVD法により堆積する。

【0006】その後、タングステン膜5及び密着層4のエッチングを、絶縁膜2まで全面にわたって行う。エッチングは、プラズマ等による荷電粒子を用いたドライエッチングによって行うのが好ましい。このようにプラグ形成工程にあつては、タングステン膜5全面のエッチバックが必要である。

【0007】従来工程におけるこのタングステンエッチバック工程は、4工程に分かれている。それぞれの処理を連続的に行うことにより、接続孔内にタングステンプラグを形成する。第1段階では、チタン層及び窒化チタン層からなる密着層4が露出しない程度に、タングステン膜5をエッチングバックする。これにより、図3の構造とする（図3中、破線で初期膜厚位置を示し、符号Lでエッチング量を示す。）。この第1段階でのエッチングは、従来技術においては、フッ素系ガスが用いら

れている。このとき、エッチング装置の高周波パワーを、一般に最大レベルに設定して、エッチング速度を大きくしている。

【0008】第2段階では、密着層4界面付近でフッ素系ガスを用いてタングステン残膜のオーバーエッチングを行う。

【0009】従来技術では、この段階において、タングステン膜5の減少に伴って、反応種であるフッ素ラジカルは接続孔3内のタングステンを選択的にエッチングし、接続孔3内に図7に示すような過度な浸食部が形成されると言う問題が生じる。この浸食部は、「ブラグロス」と言われている。生じたブラグロスの量を、図7中、符号Pで示す。

【0010】以下、第3段階及び第4段階においては、塩素系ガスを用いて、チタン層及び窒化チタン層からなる密着層4のエッチングを行う。このように従来技術では、タングステンプラグ形成の際、第1段階及び第2段階のエッチング（フッ素系ガスをエッチャント主成分とする）と、第3段階及び第4段階（塩素系ガスをエッチャント主成分とする）との間において、エッチングガスの成分を大幅に変えたものを用いる必要があり、エッチングのガス種を変える工程を行わなければならない。

【0011】上記従来技術の代表的な工程例を具体的に述べると、次のとおりである。半導体基板1（シリコン基板）上に二酸化シリコン等の酸化膜等により層間絶縁膜2を形成し、この絶縁膜2に接続孔3を設けた後、該半導体基板1全面に密着層4としてチタン層及び窒化チタン層をスパッタリング法により成膜する工程を行い、更にタングステン膜5を接続孔を埋め込んで全面を被覆して成膜するように、ブランケットCVD法により堆積する工程を行うわけであるが、これらの工程は、例えば次のように行う。

【0012】密着層4を構成するチタン層は、例えば次のスパッタリング条件で30nm厚に成膜する。

基板温度：150℃

ガス：Arを流量48sccmで供給

圧力：0.27Pa

パワー：8.0kW

【0013】密着層4を構成する窒化チタン層は、例えば次のスパッタリング条件で70nm厚に成膜する。

基板温度：150℃

ガス：N₂及びArをそれぞれ流量135sccm、15sccmで供給

圧力：0.6Pa

パワー：6.5kW

【0014】タングステン膜5は、次のCVD条件のブランケットCVD法により堆積して、600nm厚に成膜する。

基板温度：450℃

原料ガス：WF₆、H₂及びArを、それぞれ流量7

5sccm、500sccm、2800sccmで供給
圧力：10.64kPa

以上で、図2の構造とした

【0015】このように全面に形成されたタングステン膜5を、プラズマエッチング装置を用い、チタン層及び窒化チタン層からなる密着層4が露出しない程度にエッチングバックする第1段階（エッチング装置の高周波パワーを最大レベルに設定）では、例えば下記の条件で、タングステンの膜厚が150nmになるまで、バルクエッチングを行い、図3の構造とする。

基板温度：15℃

反応ガス：SF₆/Ar=150:75sccm

圧力：40Pa

高周波パワー：600W

裏面クーリング用He圧：1000Pa

【0016】次に第2段階では、例えば下記の条件で、タングステン残膜のオーバーエッチングを行い、図4の構造とする。

基板温度：15℃

20 反応ガス：SF₆/Ar=150:75sccm

圧力：25Pa

高周波パワー：300W

裏面クーリング用He圧：800Pa

【0017】次に第3段階では、例えば下記の条件で、チタン層及び窒化チタン層の2層からなる密着層4を、化学的作用が支配的なエッチング方法で、絶縁膜2界面付近まで、エッチングバックし、図5の構造とする。エッチング条件は、例えば次の条件とする。

基板温度：15℃

30 ガス：Cl₂及びArをそれぞれ流量30sccmで供給

圧力：3Pa

パワー：250W

磁場：5mT

裏面クーリング用He圧：400Pa

【0018】最後に第4段階では、例えば下記の条件で、チタンの残膜を、物理的作用が支配的なスパッタエッチング方法で完全に除去して、図6の構造とする。エッチング条件は、例えば次の条件とする。

40 基板温度：15℃

ガス：Cl₂及びArをそれぞれ流量10sccm、90sccmで供給

圧力：3Pa

パワー：400W

裏面クーリング用He圧：400Pa

【0019】

【発明が解決しようとする課題】上記従来技術では、前記したように、接続孔内のタングステンプラグに、どうしても前記したような過度な浸食部「ブラグロス」が形成されると言う問題があった。この「ブラグロス」は、

更にこの上に形成する上部配線等の被覆性を阻害し、接続の信頼性を低下させるおそれがあり、更には、半導体装置の信頼性を低下させるおそれがある。

【0020】また、上記従来技術では、エッチング速度の制御が必ずしも容易ではなく、例えば、エッチング装置の出力を抑えつつエッチング速度を上げようとしても、これが簡単にはできないので、エッチング装置の簡略化や、エッチング装置の延命化が困難であった。

【0021】また、上記従来技術では、タングステン膜の密着層としてチタン系の材料を用いてこの密着層を形成した場合、タングステン膜と密着層とで大幅にエッチングガス成分を変えてこれらのエッチングを行わなければならない、工程の簡略化を進めることや、工程の連続性を維持する上で、問題となることがあった。

【0022】本発明は、上記従来技術の問題点を解決して、タングステンプラグ構造における「プラグロス」の発生を抑えることができ、よって信頼性の高い接続構造をもった半導体装置を容易な工程で得ることができ、かつ、エッチング速度の制御が容易で、よって、エッチング装置の簡略化や、エッチング装置の延命化を図ることが可能な半導体装置の製造方法を提供することを目的とする。また、本発明は、チタン系の材料を用いて密着層を形成した場合も、タングステン膜と密着層とで大幅にエッチングガス成分を変える必要なくエッチングを行え、よって、工程の簡略化や工程の連続性の実現を容易にすることも可能な技術の提供を目的とする。

【0023】

【課題を解決するための手段】本発明の接続孔の形成工程を有する半導体装置の製造方法は、半導体基板上に設けられた絶縁膜に接続孔を形成する工程と、タングステン膜を成膜する工程と、タングステン膜をドライエッチングして接続孔に埋め込みプラグを形成する工程を備え、前記タングステン膜をドライエッチング工程においては、塩素ガスに酸素ガスを添加したエッチングガス（その他のガスが混合されていてもよい。）を用いるエッチング段階を有するものである。

【0024】上記において、接続孔を形成する絶縁膜は、半導体基板上に直接設けられるものであっても、もしくは、半導体基板上に下部配線を形成してその上に設けられる絶縁膜であってもよい。半導体基板の素子領域と上部配線との接続をとる接続孔であれば、一般に、半導体基板上に直接設けられる絶縁膜に形成され、半導体基板上の下部配線と更に上部の配線との接続をとる接続孔であれば、当然半導体基板上の下部配線の上に設けられる絶縁膜に接続孔が形成されることになる。

【0025】また上記において、埋め込みプラグとは、接続孔に埋め込まれて下部（基板の拡散層等や、基板上の下部導体配線）と上部配線とを接続する導体部を言い、必ずしも接続孔全体に埋め込まれている必要はなく、また、接続孔のみに埋め込まれているものである必

要もない。

【0026】本発明においては、半導体基板上に設けられた絶縁膜に接続孔を形成した後、チタン系材料により密着層を形成後、タングステン膜を成膜する工程を行うとともに、タングステン膜のドライエッチング及び密着層のドライエッチングを、塩素ガスをエッチャント成分として含むエッチングガスを用いる構成を採ることができる。

【0027】また本発明においては、タングステン膜をドライエッチングする工程においては、塩素ガスに添加する酸素ガスの量を制御して、エッチング速度を高めるとともに、エッチング装置のパワーを抑える構成とすることができる。

【0028】また本発明においては、チタン系材料により密着層を形成する場合、タングステン膜のドライエッチング及び密着層のドライエッチングを塩素ガスをエッチャント主成分として含むエッチングガスを用いて連続して行うとともに、タングステン膜のエッチング工程において塩素ガスに酸素ガスを添加したエッチングガスを用い、タングステン残膜のエッチング工程及び密着層のエッチング工程において酸素ガスを含まない塩素ガスをエッチャント主成分として含むエッチングガスを用いてエッチングを行う構成を採ることができる。

【0029】本発明によれば、タングステン膜のエッチングにおいて、塩素ガスに酸素ガスを添加したエッチングガスを用い、この添加量を所望のエッチング結果に応じて制御できるので、従来のフッ素系エッチングガス使用の場合に比して、タングステンプラグ構造における「プラグロス」の発生を抑えることができる。これにより、信頼性の高い接続構造をもった半導体装置が容易に得られる。また、塩素ガスへの酸素ガスの添加量の制御によって、エッチング速度の制御が容易である。このためエッチング装置の簡略化や、エッチング装置の延命化を図ることも可能となる。また、本発明においては、チタン系の材料を用いて密着層を形成した場合も、タングステン膜と密着層とで大幅にエッチングガス成分を変える必要なくエッチングを行え、よってこのような場合についても、工程の簡略化や工程の連続性の実現を容易にすることが可能となる。なお、特開平7-263406号公報には、シリコン基板またはシリサイド等の電極材料のエッチング技術として、塩素と酸素の混合ガスを使用する提案があるが、この従来公報には、タングステンプラグにおける「プラグロス」のことは、言及がない。

【0030】

【発明の実施の形態】以下本発明の好ましい実施の形態について、図面を参照して説明する。但し当然のことではあるが、本発明は図示実施の形態例に限定されるものではない。

【0031】実施の形態1

本発明の第1の実施の形態を、図1ないし図6を参照し

て説明する。本例では、タングステンプラグ形成において、接続孔を有する基板上に堆積したタングステン膜をプラズマ等の荷電粒子を用いてドライエッチングする際、エッチングガスとして、塩素ガスを、密着層のエッチングの段階も含めて、エッチングの全段階において用いるとともに、タングステンのエッチングについて、エッチングガスとして、塩素ガスに酸素ガスを添加する段階を含む構成で、本発明を具体化したものである。

【0032】図1を参照して、本例の工程を述べれば、次のとおりである。本例では、半導体基板上に絶縁膜を形成する工程Ia、この絶縁膜への接続孔形成の工程Ib、タングステン膜の成膜工程Icを行ったあと、エッチング工程IIに入る。エッチング工程IIは4段階からなり、タングステン膜エッチングの工程IIaでは、第1段階のエッチングとして、塩素ガスに酸素ガスを添加したエッチングガスを用いる工程IIa、及び第2段階のエッチングとして、タングステン残膜のオーバーエッチングの工程IIbを行う。密着層のエッチングの工程IIcでは、第3段階のエッチングIIId及び第4段階IIIdのエッチングを行って、ここでは2層で形成された密着層のエッチングを行う。

【0033】本例では、まず、従来技術と同様に、半導体基板1（ここではシリコン基板）上に二酸化シリコン等の酸化膜により層間絶縁膜2を形成する（絶縁膜2の材料は、その他任意でよい）。この絶縁膜2にフォトリソグラフィ工程によるレジストパターンニング技術及びエッチング技術により、接続孔3を設け、その後、該半導体基板1全面にチタン層及び窒化チタン層からなる密着層4を、スパッタリング法等により成膜し、更に、タングステン膜5を、ブランケットCVD法により堆積する。これにより、図2の構造を得る。ここまでの工程は、従来技術と同様でよく、例えば、例えば次のように行うことができる。。

【0034】密着層4を構成するチタン層は、例えば次のスパッタリング条件で30nm厚に成膜する。

基板温度：150℃

ガス：Arを流量48sccmで供給

圧力：0.27Pa

パワー：8.0kW

【0035】密着層4を構成する窒化チタン層は、例えば次のスパッタリング条件で70nm厚に成膜する。

基板温度：150℃

ガス：N₂及びArをそれぞれ流量135sccm、15sccmで供給

圧力：0.6Pa

パワー：6.5kW

【0036】タングステン膜5は、次のCVD条件のブランケットCVD法により堆積して、600nm厚に成膜する。

基板温度：450℃

原料ガス：WF₆、H₂及びArを、それぞれ流量75sccm、500sccm、2800sccmで供給
圧力：10.64kPa

【0037】このように全面に形成されたタングステン膜5の第1段階のエッチングとして、窒化チタン層界面付近まで、プラズマエッチング装置を用いて、下記条件でタングステン膜5のバルクエッチングを行い、図3の構造とする。

基板温度：15℃

10 反応ガス：Cl₂/O₂/Ar=120:30:50sccm

圧力：40Pa

高周波パワー：600W

裏面クーリング用He圧：1000Pa

【0038】本例ではこのように、タングステン膜5のエッチングに、塩素ガスに酸素ガスを添加したエッチングガスを用いて、第1段階のエッチングを行う。塩素ガス及び酸素ガスは、プラズマ中で励起され、塩素ラジカル及び酸素ラジカルとしてタングステンと反応し、生成したWOCl₄が除去されることにより、エッチングが進行する。塩素ガスへの酸素ガスの添加により、エッチング速度が制御できる。酸素ガスの添加流量を変えれば、様々な速度制御が可能である。また、ここでは従来技術と同様のパワーを用いているが、エッチング速度制御が可能となったことにより、低パワー化も可能である。

【0039】例えば、

反応ガス：Cl₂/O₂/Ar=120:40:40sccm

30 の組成として、高周波パワーを500Wに落とすことができ、これにより装置の簡略化や、長寿命化を図ることもできる。

【0040】次に第2段階では、例えば下記の条件で、タングステン残膜のオーバーエッチングを行い、図4の構造とする。

基板温度：15℃

反応ガス：Cl₂/Ar=150:50sccm

圧力：25Pa

高周波パワー：300W

40 裏面クーリング用He圧：800Pa

【0041】本例ではこのように、タングステン膜5の残膜のエッチングに、酸素ガスを添加しない塩素ガスをエッチングガスとして、第2段階のエッチングを行う。これは、オーバーエッチングにおいてはタングステンのブラグロス量を抑えるため、エッチング制御を良くする必要があるからである。この第2段階のエッチングでは、塩素ラジカルが反応種となり、WOCl₄よりも蒸気圧が低いWCl₅が反応生成物となる。

50 【0042】本例では上記のように、塩素ラジカルが反応種となるエッチングによって、タングステンのブラグ

ロス量を抑えたエッチングが実現された。この結果、接続孔上部における上部配線のカパレージが改善され、配線の信頼性、更には、半導体装置の信頼性を向上できる。

【0043】以下、第3段階及び第4段階では、チタン層及び窒化チタン層の2層からなる密着層4を、従来技術と同様に、塩素ガスによりエッチングする。よって、本例では、密着層4のエッチングを含め、全段階を、塩素ガスを主とするエッチングガスによって、エッチングすることができる。即ち、まず第3段階では、例えば下

記の条件で、チタン層及び窒化チタン層の2層からなる

密着層を、絶縁膜2界面付近まで、エッチングバックし、図5の構造とする。エッチング条件は、例えば次の条件とする。

基板温度：15℃

ガス：Cl₂ 及び Ar をそれぞれ流量30 sccmで供給

圧力：3 Pa

パワー：250 W

磁場：5 mT

裏面クーリング用He圧：400 Pa

【0044】最後に第4段階では、例えば下記の条件で、チタンの残膜を、物理的作用が支配的なスパッタエッチング方法で完全に除去して、図6の構造とする。エッチング条件は、例えば次の条件とする。

基板温度：15℃

ガス：Cl₂ 及び Ar をそれぞれ流量10 sccm、90 sccmで供給

圧力：3 Pa

パワー：400 W

裏面クーリング用He圧：400 Pa

【0045】上述したように、本例においては、プラズマCVD法により成膜されたタングステン膜のエッチング工程において、主たるエッチングガスを、塩素ガスに統一した。特に、タングステン膜のエッチングを、まず塩素ガスに酸素ガスを添加したエッチングガスを用いてエッチングし、その後、塩素ガスによってタングステン残膜のエッチングを行うようにした。このように、酸素ガスの有無により、エッチング速度も制御している

のである。

【0046】上記のように、本例によれば、タングステン膜のエッチングにおいて、塩素ガスに酸素ガスを添加したエッチングガスを用い、この添加量を所望のエッチング結果に応じて制御できるので、エッチング時のパワーを低下させてエッチングすることができるようになり、従来のフッ素系エッチングガス使用の場合に比して、タングステンプラグ構造における「プラグロス」の発生を抑えることができたものである。これにより、上部配線の被覆性も良くなり、信頼性の高い接続構造をもった半導体装置が容易に得られた。また、塩素ガスへの

酸素ガスの添加量の制御によって、エッチング速度の制御が容易であるこのため、エッチング装置の簡略化や、エッチング装置の延命化を図ることも可能となる。即ち、装置のチャンバーキットのダメージを低減でき、チャンバーの長寿命化に効果がある。また、ここではチタン系の材料を用いて密着層を形成したが、この密着層についても、タングステン膜と大幅にエッチングガス成分を変える必要なくエッチングを行え、よって工程の簡略化や工程の連続性の実現を容易にすることが可能となった。

【0047】

【発明の効果】本発明の半導体装置の製造方法によれば、タングステンプラグ構造における「プラグロス」の発生を抑えることができ、信頼性の高い接続構造をもった半導体装置を容易な工程で得ることができて、かつ、エッチング速度の制御が容易で、エッチング装置の簡略化や、エッチング装置の延命化を図ることも可能となった。また、本発明によれば、チタン系の材料を用いて密着層を形成した場合も、タングステン膜と密着層とで大幅にエッチングガス成分を変える必要なくエッチングを行え、よって、工程の簡略化や工程の連続性の実現も容易にできるようになった。

【図面の簡単な説明】

【図1】 本発明の実施の形態例の工程を示すフロー図である。

【図2】 タングステンプラグ形成の工程を順に断面図で示すものである(1)。

【図3】 タングステンプラグ形成の工程を順に断面図で示すものである(2)。

【図4】 タングステンプラグ形成の工程を順に断面図で示すものである(3)。

【図5】 タングステンプラグ形成の工程を順に断面図で示すものである(4)。

【図6】 タングステンプラグ形成の工程を順に断面図で示すものである(5)。

【図7】 従来技術の問題点を示す図である。

【符号の説明】

1 半導体基板

2 層間絶縁膜

3 接続孔

4 密着層(Ti、TiN)

5 タングステン膜

I a 絶縁膜を形成する工程

I b 絶縁膜への接続孔形成の工程

I c タングステン膜の成膜工程

II エッチング工程

II a タングステン膜エッチングの工程

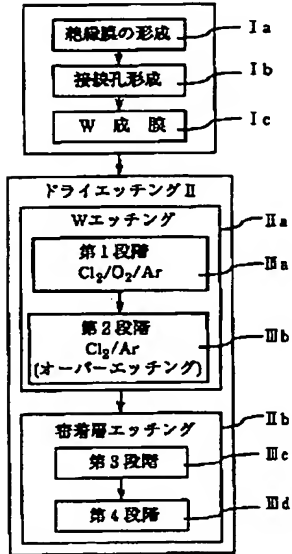
II I a 第1段階のエッチング(塩素ガスに酸素ガスを添加したエッチングガスを用いる工程)

II I b 第2段階のエッチング(タングステン残膜の

II
オーバーエッチングの工程)
I I b 密着層のエッチングの工程

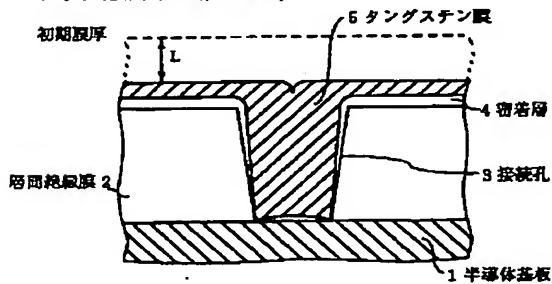
【図1】

実施の形態例1の工程



【図3】

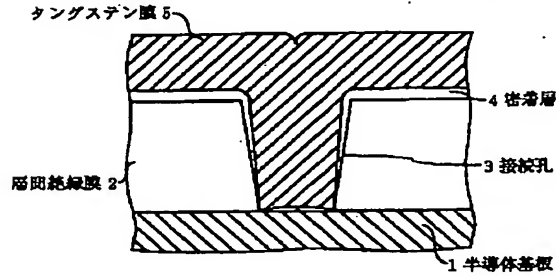
タングステンプラグの形成工程 (2)
(エッチングの第1段階(Wバルクエッチング) 後の
プラグ形成部の断面構造)



I I I c 第3段階のエッチング
I I I d 第4段階のエッチング

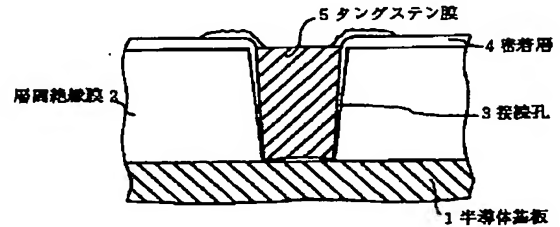
【図2】

タングステンプラグの形成工程 (1)
(タングステン膜CVD後のプラグ形成部の断面構造)



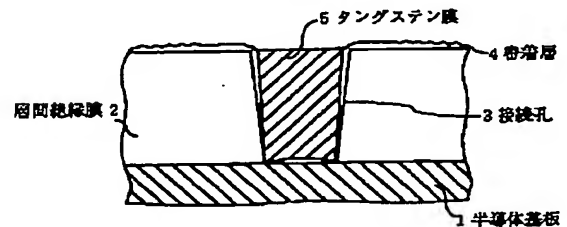
【図4】

タングステンプラグの形成工程 (3)
(エッチングの第2段階(Wオーバーエッチング) 後の
プラグ形成部の断面構造)



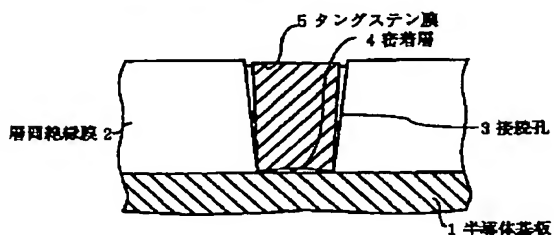
【図5】

タングステンプラグの形成工程 (4)
(エッチングの第3段階(密着層エッチング) 後の
プラグ形成部の断面構造)



【図 6】

タングステンプラグの形成工程 (5)
(エッチングの第4段階(密着層残膜エッチング) 後の
プラグ形成部の断面構造)



【図 7】

従来技術の問題点を示す図
(タングステン層エッチバック後のプラグ形成部
の断面構造及びプラグロス量)

